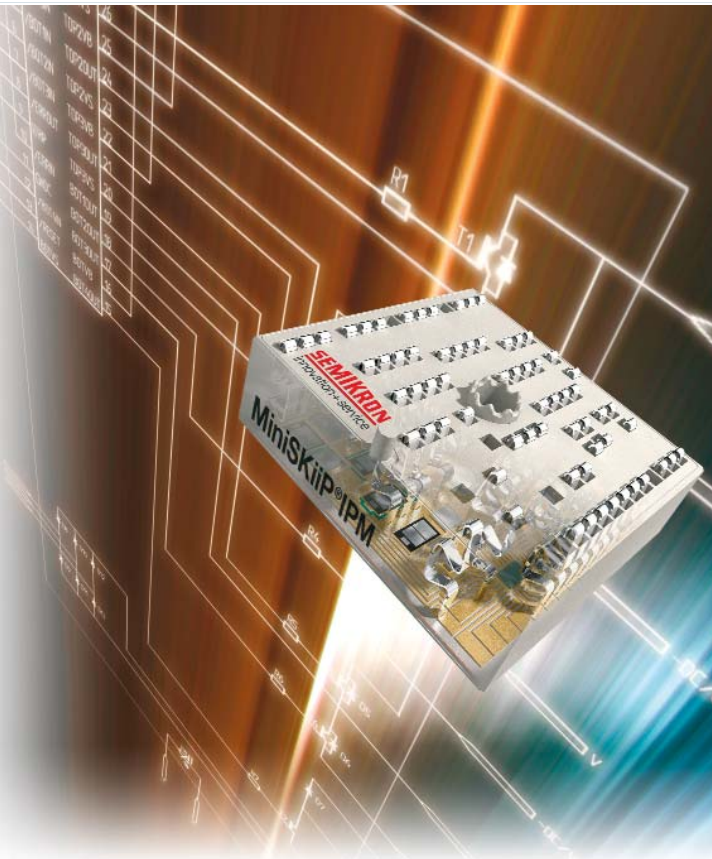


Federn statt Grundplatte

IGBT-Modularchitektur für mittlere Leistungen

Gerade im großen Markt für mittlere Leistungen bietet die Leistungselektronik die Chance, die Energieeffizienz deutlich zu erhöhen und damit einen erheblichen Beitrag zur Energieeinsparung zu leisten. Das vorgestellte intelligente 600-V-IGBT-Leistungsmodul mit hoher Integrationsdichte vereinfacht den Einsatz durch einfache Montage. Der integrierte SOI-Treiber ist immun gegen Verschiebungen des Bezugspotentials und bietet so eine hohe Zuverlässigkeit für Antriebsleistungen bis 15 kW.

Von Dr. Uwe Scheuermann



Im Bereich kleiner Leistungen unter 2 kW haben integrierte Bauformen im letzten Jahrzehnt einen großen Marktanteil gewonnen und diskrete Bauformen weitgehend verdrängt. Unter der Familienbezeichnung IPM (Intelligent Power Module) versteht man in diesem Leistungsbe- reich meist dreiphasige Wechselrichterschaltungen mit integrierten Treibern, die auf einen Leadframe gelötet werden und mittels Transfer-Mold-Verfahren verpackt werden.

Für höhere Leistungen muss das Vermögen der Wärmeabführung jedoch deutlich gesteigert werden, was in diesen Bauformen nicht ausreichend gelingt. IPMs für große Leistungen, bei denen Treiber auf einer konventionellen Leiterkarte (PCB) in klassische Module integriert werden, erfordern eine aufwendige, interne Verbindungstechnik und haben damit zu kämpfen, für die Treiberbauteile eine ausreichende Kühlung bereitzustellen. Im Bereich mittlerer Leistungen – Motorleistungen zwischen 2 und 15 kW – haben sich in den letzten Jahren CIB-Module (Converter-Inverter-Brake) etabliert, die alle Leistungsschalter mit hohem Kühlbedarf in einem Modulgehäuse vereinigen. Die MiniSKiiP-

Bauform hat sich dabei besonders erfolgreich gezeigt, da sie ein anwenderfreundliches Montagekonzept mit fortschrittlicher Aufbau- und Verbindungstechnik vereint.

■ Module mit Federkontakten und ohne Grundplatte

Die klassische Aufbautechnik von Leistungsmodulen verwendet massive Kupferplatten als Grundplatte den gesamten Aufbau. Diese Grundplatten, üblicherweise 2 bis 3 mm dick, bringen durch die unterschiedlichen thermischen Ausdehnungskoeffizienten der Grundplatte und der keramischen Leistungssubstrate (Verbundplatten aus Kupfer, Keramik und Kupfer, nach dem Herstellungsverfahren bezeichnet als DCB – Direct Copper Bonding) Schwierigkeiten mit sich [1]: Nach dem Lötprozess entstehen mechanische Spannungen in der verbindenden Lotschicht, was eine Verbiegung des gesamten Systems zur Folge hat. Zwar lassen sich die dadurch erzeugten Hohlräume in der thermisch wichtigen Montageebene durch geeignete Formgebung der Grundplatte verringern, aber durch die viskoplastischen Eigenschaften des Lotes kommt es zu einer

zeitabhängigen Relaxation, die den Biegunszustand verändert. Damit kann eine optimale Formgebung für die Grundplatte nicht für beliebige Zeitpunkte erreicht werden.

Diese Überlegungen führten schon vor mehr als zehn Jahren zu der Entwicklung einer Aufbautechnologie ohne Grundplatte. Der Verzicht auf die Grundplatte eliminiert eine Lotschicht und die Grundplatte selbst aus dem thermischen Pfad zum Kühlkörper. Wenn man durch ein geeignetes Drucksystem einen kleineren Spalt zwischen dem Substratboden und dem Kühlkörper gewährleisten kann, können die Nachteile der fehlenden Wärmespreizung der Grundplatte durch die Verringerung der Dicke der Wärmeleitpaste weitgehend kompensiert werden. Die geringere Masse eines Moduls ohne Grundplatte bietet besonders für mitbewegte Umrichtersysteme deutliche Vorteile.

Ein wesentliches Merkmal für die Montagefreundlichkeit eines Moduls ist die Ausführung der Anschlüsse. Die Ausführung der Last- und Steuerkontakte beim MiniSKiiP erfolgt über Federkontakte: Die Verbindung des Moduls mit einer Leiterkarte (PCB, Power Circuit Board) erfordert keine

besondere Fertigungsvorrichtung. Die Leiterkarte wird einfach zwischen das Modul und den Druckdeckel gelegt, dann werden bei der Montage des Moduls auf dem Kühlkörper in einem Arbeitsgang sowohl der thermische Kontakt wie auch alle elektrischen Verbindungen hergestellt. Ein zweiter Vorteil besteht darin, dass die Verbindung jederzeit wieder getrennt werden kann, was die Servicefreundlichkeit deutlich erhöht. Im Vergleich mit Lötanschlüssen in Durchstecktechnik vereinfacht die Federkontakttechnik auch das Leiterplattenlayout.

Ein weiterer Vorteil von Federkontakten ergibt sich auch für das Moduldesign. Durch die Flexibilität der Federkontakte lassen sich die Kontakte relativ frei auf der DCB positionieren. Dies erlaubt dem Entwickler, die Kontakte so zu platzieren, wie es für die dynamischen elektrischen Eigenschaften des CIB günstig ist. Damit entfallen zusätzliche interne Verbindungen, was die Zuverlässigkeit des Aufbaus erhöht. Darüber hinaus bietet die Federkontakttechnik den Vorteil des flexiblen Moduldesigns. Durch unterschiedliche Bestückung der im Modulgehäuse vorgesehenen Federschächte können verschiedene Varianten in der gleichen Modulfamilie gefertigt werden.

Für den MiniSKiiP-IPM lassen sich die Positionen der Federkontakte so adaptieren, dass alle notwendigen Last- und Steueranschlüsse herausgeführt werden können. Eine Dichtlippe, die sich bei der Montage in die Oberfläche der PCB eindrückt, umschließt Gruppen von Federkontakten auf gleichem

Potential sowie den gesamten Kontaktbereich und erhöht damit den Schutz gegen Umwelteinflüsse.

Die Stromtragfähigkeit einer MiniSKiiP-Feder beträgt 20 A im Dauerbetrieb; sie ist durch die joulesche Erwärmung begrenzt. Im MiniSKiiP-IPM sind alle Lastkontakte durch drei parallele Federn ausgebildet, was einen effektiven Dauerstrom von 60 A erlaubt.

Die Vorteile der Federkontakte sind inzwischen allgemein anerkannt, jedoch werden vereinzelt Bedenken bezüglich der Langzeitzuverlässigkeit unter den teilweise rauen Umgebungen leistungselektronischer Anwendungen geäußert. Diese Bedenken resultieren aus negativen Erfahrungen mit Steckkontakten, die bei kleinen Strömen und Spannungen Probleme bereiten können. Die Federkontakte im MiniSKiiP weisen jedoch einen wichtigen Unterschied zu handelsüblichen Steckkontakten auf: die deutlich höhere Kontaktkraft. Bei gewöhnlichen Steckkontakten ist diese Kontaktkraft beschränkt, weil eine zu hohe Kontaktkraft die Kräfte, die zum Stecken oder Lösen eines Steckkontaktes notwendig sind, ebenfalls anwachsen lässt. Daher bewegt sich der Kontaktdruck in Steckkontakten typischerweise im Bereich von 10 N/mm².

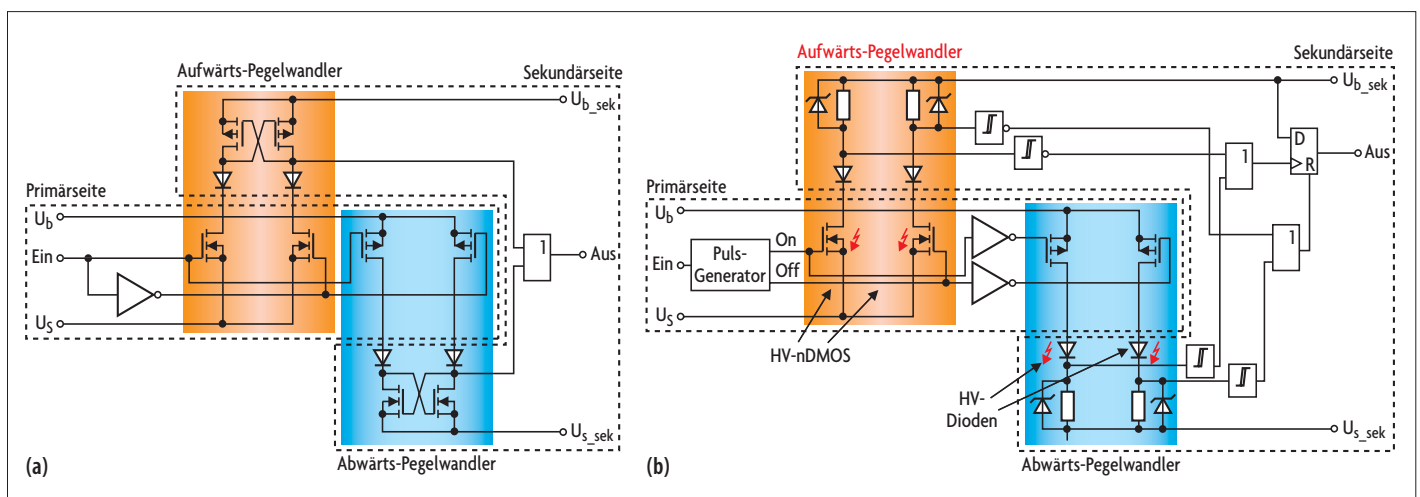
Die Verhältnisse sind jedoch bei den MiniSKiiP-Federkontakten anders, da die Kontaktkraft von der Schraube aufgebracht wird, die bei der Montage das Modul auf den Kühlkörper presst. Hierbei werden an den Federkontakten Drücke zwischen 20 und 100 N/mm²

erreicht. Die klassische Schraubverbindung zwischen einem Lastanschluss bei einem traditionellen Modul und einer Zwischenkreisverschiebung erreicht einen Druck von ca. 50 N/mm². Damit ist der Federkontakt eher mit einer Schraubverbindung als mit einem Steckkontakt vergleichbar [2].

Für Kontaktkräfte zwischen 4 und 6 N pro Feder, wie sie im MiniSKiiP vorliegen, wird Ag als Kontaktoberfläche eingesetzt. Umfangreiche Langzeitprüfungen haben bestätigt, dass diese Kontaktoberfläche eine hohe Zuverlässigkeit bietet und sowohl für Leiterplatten mit SnPb-Oberfläche als auch für RoHS-konforme chemisch Zinn, hot-air-leveling-Sn (HAL) und Nickel/Gold-flash-Oberflächen (ENIG) geeignet ist. Als einzige Leiterkartenoberfläche wird „organic surface protection“ (OSP) nicht für die Verwendung mit Federkontakten empfohlen.

Der SOI-Treiber

Durch die Integration eines High-Voltage-Integrated-Circuit (HVIC) wird der MiniSKiiP zum CIB-IPM-Modul, was die Integrationsdichte erhöht und die Anwendung vereinfacht. Als Plattform für den HVIC wurde eine 600-V-SOI-Foundry-Technologie gewählt. Der Vorteil der SOI-Technologie gegenüber pn-isolierten Konzepten sind die vergleichsweise kleinen Leckströme. Weiterhin gewährleistet die dielektrische Isolation aller aktiven Bauelemente eine Immunität gegen den Latch-Up-Effekt, der in pn-isolierten HVICs zu einer Fehlfunktion und da-



! Bild 1. Prinzipschaltbild des bipolaren Pegelwandlers für die BOT-Schalter (a) und für die TOP-Schalter (b).BOT: low side transistor; TOP: high side transistor.

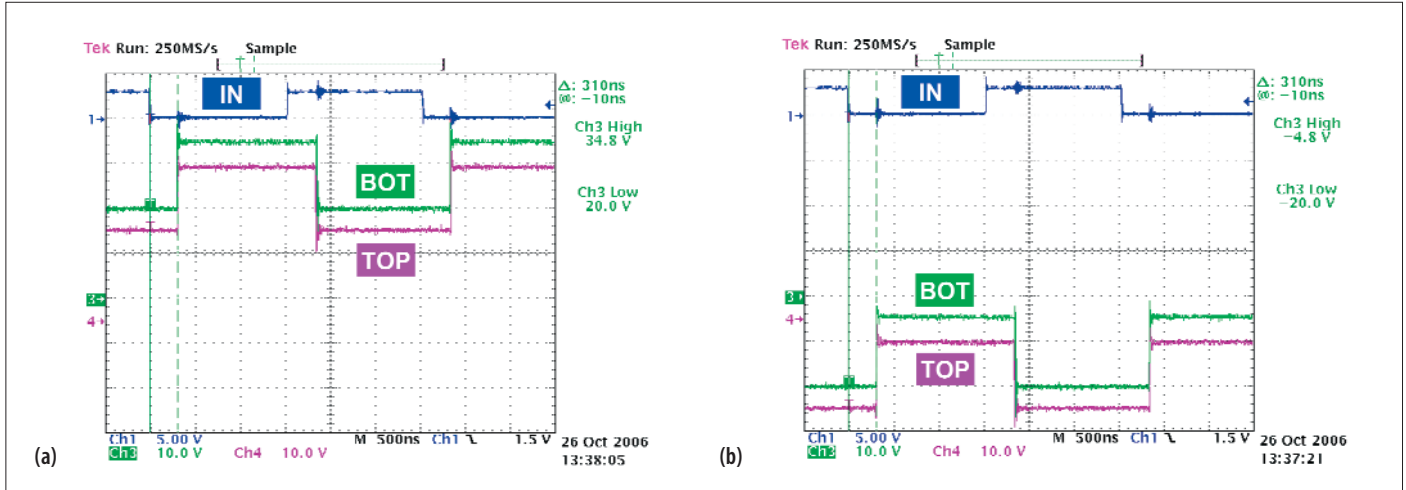


Bild 2. Signalverlauf am 600-V-SOI-Treiber bei Verschiebung des Bezugspotentials um +20 V (a) und -20 V (b).

mit zur Zerstörung des gesamten Umrichters führen kann. Schließlich erlaubt die SOI-Technologie, die HVICs bis zu einer maximalen Betriebstemperatur von 200 °C zu betreiben, sie ist somit für zukünftige Anforderungen an den Betriebstemperaturbereich von Leistungsmodulen gerüstet.

Der HVIC arbeitet bei einer Versorgungsspannung zwischen 12 V und 17 V und steuert jeweils drei TOP- und BOT-Schalter mit paarweiser Verriegelung gegen gleichzeitiges Einschalten und einen vierten BOT-Schalter zur Verwendung in einer Brems-Chopper- oder PFC-Schaltung. Die Eingänge sind kompatibel zu TTL- oder 3,3-V-CMOS-Logik; die Signallaufzeit zwischen Ein- und Ausgängen beträgt etwa 300 ns. Ein Fehlermanagement verarbeitet interne Fehler (Spannungsunterversorgung) und externe Fehler (z.B. Überstromerfassung) und sorgt für ein Ausschalten aller Schalter des CIB.

Ein wesentliches Merkmal des SOI-Treibers ist ein fortschrittliches Pegelwandler-Konzept, das gegenüber Schwankungen des Bezugspotentials des Treibers weitgehend immun ist. Während des Schaltens von Lastströmen kommt es bei einem Umrichter zu steilen Stromflanken, die zusammen mit den parasitären Induktivitäten im Aufbau Spannungen zwischen dem Emitterpotential des

IGBT und dem Bezugspotential des Treibers erzeugen. Diese Spannungen können beide Polaritäten aufweisen. Dadurch wird die Spannung zwischen Gate und Emitter je nach Polarität erhöht oder erniedrigt, was zur Veränderung der Schalteigenschaften führt und unter ungünstigen Bedingungen zu einem unerwünschten Ein- oder Ausschalten des Schalters und im Extremfall zur Zerstörung des Umrichters führen kann. Auch Shunts zur Stromüberwachung haben eine lastabhängige Spannungsverschiebung zwischen

bei zunehmendem Strom auch der Einfluss dieses Effekts. Daher wurde ein fortschrittliches Pegelwandler-Konzept entwickelt, das es erlaubt, Spannungsverschiebungen beider Polaritäten an BOT- und TOP-Schaltern zu kompensieren.

Den prinzipiellen Aufbau der BOT-Pegelwandlers zeigt Bild 1a. Auf zwei unabhängigen Übertragungskanälen werden ein Aufwärts- und ein Abwärts-Pegelwandler angesteuert. Es handelt sich dabei um konventionelle statische CMOS-Pegelwandler mit zusätzlichen Dioden in jedem Pfad. Je nach Polarität der Spannungsverschiebung zwischen Primär- und Sekundärseite wird nun entweder der Aufwärts- oder der Abwärts-Pegelwandler zur Signalübertragung verwendet, während der jeweils andere Pegelwandler durch die in Sperrrichtung gepolten Dioden deaktiviert wird. Auf der Sekundärseite genügt eine einfache Oder-Verknüpfung.

Die Umsetzung des Pegelwandlers ist etwas komplizierter für den TOP-Schalter (Bild 1b), da keine p-MOS-Transistoren für Sperrspannungen von 600 V verfügbar sind. Daher wird hier eine gepulste Signalübertragung realisiert, die mit Hochvolt-nDMOS-Transistoren und hochsperrenden Dioden auskommt. Durch die Pulsübertragung können die Querströme und damit die

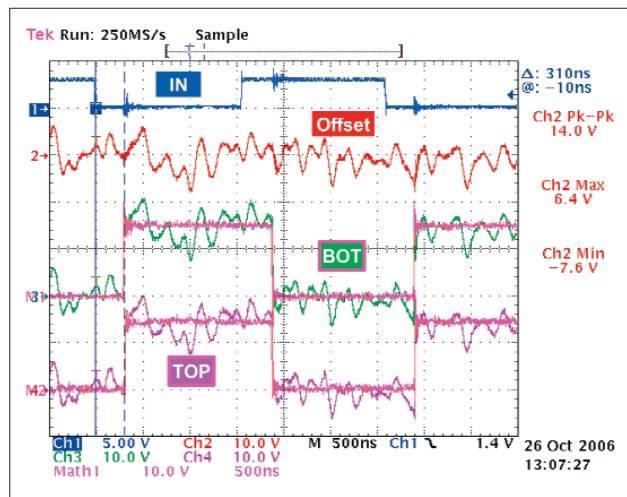
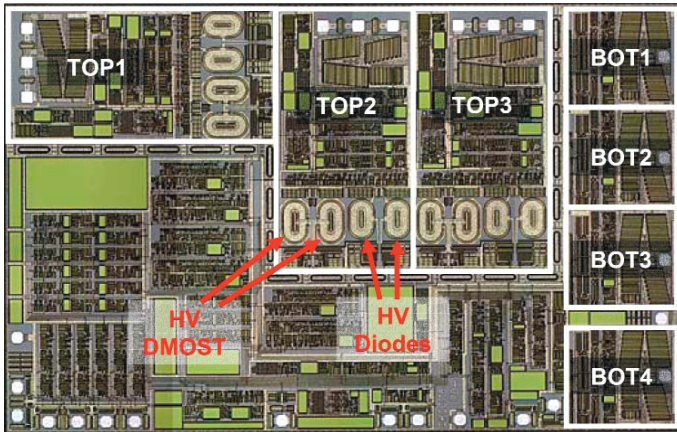


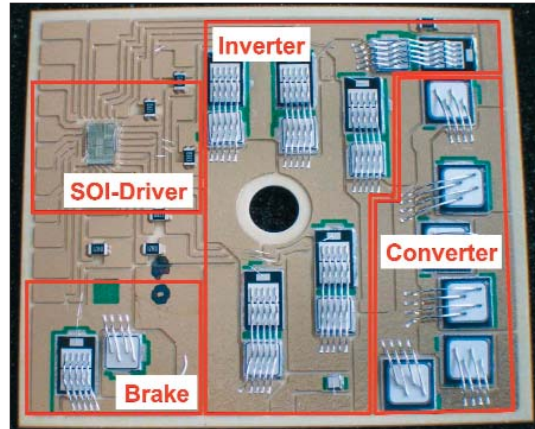
Bild 3. Signalverlauf am 600-V-SOI-Treiber bei dynamischer Verschiebung des Bezugspotentials durch ein Rauschsignal.

dem Bezugspotential des Treibers und dem Emitter des IGBT zur Folge und führen zu ähnlichen Problemen.

Während bei IPMs kleiner Leistung diese parasitären Spannungsschwankungen meist gering sind, steigt bei zunehmender Leistung und damit



! Bild 4. Fotografische Aufnahme des Treibers mit hervorgehobenen Ausgangsstufen.



! Bild 5. DCB des MiniSKiiP-CIB-IPM mit integriertem SOI-Treiber.

Schaltungsverluste reduziert werden. Dieses Konzept von bipolaren Pegelwandlern in der TOP- und BOT-Ansteuerung macht den Treiber immun gegen Spannungsverschiebungen, die nur von der Sperrfähigkeit der eingesetzten Wandlertransistoren begrenzt sind. Die Funktion der Pegelwandler bei statischer Spannungsverschiebung demonstrieren die Signalverläufe in Bild 2a für eine Potentialverschiebung von +20 V und Bild 2b für eine Potentialverschiebung von -20 V. Auch dynamische Potentialverschiebungen werden einwandfrei verarbeitet, wie Bild 3 illustriert. Hier wurde ein Rauschen zwischen Emitterpotential und Treiberbezugspotential eingespeist, dennoch weisen die Ansteuersignale auf der Sekundärseite eine nahezu ideale Kurveform auf.

Bild 4 zeigt einen SOI-Treiber, auf dem die einzelnen Kanäle gekennzeichnet sind. Man erkennt deutlich die hochsperrenden DMOS-Transistoren und Dioden für die bipolaren Pegelwandler der TOP-Schalter.

■ MiniSKiiP-IPM mit integriertem SOI-Treiber

Die Integration des HVIC erfolgt direkt auf der DCB des CIB-Leistungsmoduls. Dadurch können kurze Signalwege und somit geringe parasitäre Eigenschaften der Ansteuerpfade erreicht werden (Bild 5). Die DCB besteht aus 0,2 mm starken Kupferlagen auf beiden Seiten einer 0,38 mm dicken Al_2O_3 -Keramik. Für die Führung der Ansteuersignale wird eine Steg- und Grabenbreite von 0,4 mm benötigt.

Beim Aufbau werden zunächst die Leistungsbauelemente und der Temperatursensor aufgelötet. Anschließend werden der HVIC und SMD-Gatewiderstände mittels Leitkleben fixiert. Die Oberseitenkontakte der Leistungselemente werden mit einem 300- μm -Aluminium-Dickdrahtbond kontaktiert, wogegen der Treiber mit 50- μm -Al-Drahtbonds angeschlossen wird. Nach Abdeckung der Schaltung mit einem Silicon-Weichverguß wird das Substrat in das Gehäuse eingelegt, das bereits mit den Kontaktfedern bestückt ist. Nach Vernetzung des Weichvergußes ist das Modul fertiggestellt.

Ein großer Vorteil der Montage des Treibers direkt auf der DCB ist die gute Wärmeabfuhr. So kann für den ca. 4,9 mm \times 3,1 mm großen Treiberchip ein Wärmewiderstand von etwa 4 K/W erreicht werden. In einem konventionellen SOP28-Gehäuse beträgt dagegen der Wärmewiderstand bei vergleichbarer Chipgröße ca. 75 K/W. Durch den geringen Wärmewiderstand kann die Ausgangsleistung der Treiberendstufen deutlich gesteigert werden. Nach einem Ausgangsstrom von 500 mA bei 15 V Ausgangsspannung in den ersten Prototypen kann daher der Ausgangsstrom in der nächsten Generation nochmals verdoppelt werden, was die Ansteuerung von Chips mittlerer Leistung verbessern wird. *fr*

Literatur

- [1] Scheuermann, U.; Beckedahl, P.: The Road to the Next Generation Power Module – 100% Solder Free Design, Proc. CIPS 2008, ETG-Fachbericht 111, 111 – 120, Nürnberg, 2008.

- [2] Lang, F.; Scheuermann, U.: Reliability of Spring Pressure Contacts under Environmental Stress, Microelectronics Reliability 47 (2007), 1761 – 1766.
 [3] Vogler, B.; Roßberg, M.; Herzer, R.; Reußer, L.; Wurm, T.: 600 V Converter/ Inverter/Brake (CIB) – Module with integrated SOI Gate Driver IC for Medium Power Applications, Proc. CIPS 2008, ETG-Fachbericht 111, 261 – 265, Nürnberg, 2008.



Dr. rer. nat.
Uwe Scheuermann

studierte Physik an der TU Braunschweig und promovierte im Bereich Halbleiterphysik. Er begann seine Arbeit bei Semikron 1990 in der Entwicklung von Leistungsbauelementen. Anschließend wirkte er als Projektleiter einige Jahre bei der Entwicklung moderner Leistungsmodule mit. Heute ist er im Bereich Entwicklung/Kundenapplikation für die Zuverlässigkeit von Komponenten verantwortlich. Er hat zahlreiche Beiträge zu verschiedenen Aspekten der Aufbau- und Verbindungstechnik veröffentlicht und hält einige Patente. Er ist Mitglied im Direktorium der PCIM-Konferenz und hält seit 2006 als Lehrbeauftragter an der Friedrich-Alexander-Universität Erlangen/Nürnberg eine Vorlesung zum Thema „Aufbau- und Verbindungstechnik in der Leistungselektronik.“
uwe.scheuermann@semikron.com